

Национальный Исследовательский Ядерный Университет «МИФИ»

Лабораторная работа №6  
“Состязания сигналов в цифровых схемах”  
по дисциплине “Электротехника, электроника, схемотехника”

Работу выполнил  
Студент группы Б23-503  
Литвинов Владислав

Логин: B23\_503\_09  
Пароль: AJ4zI40o

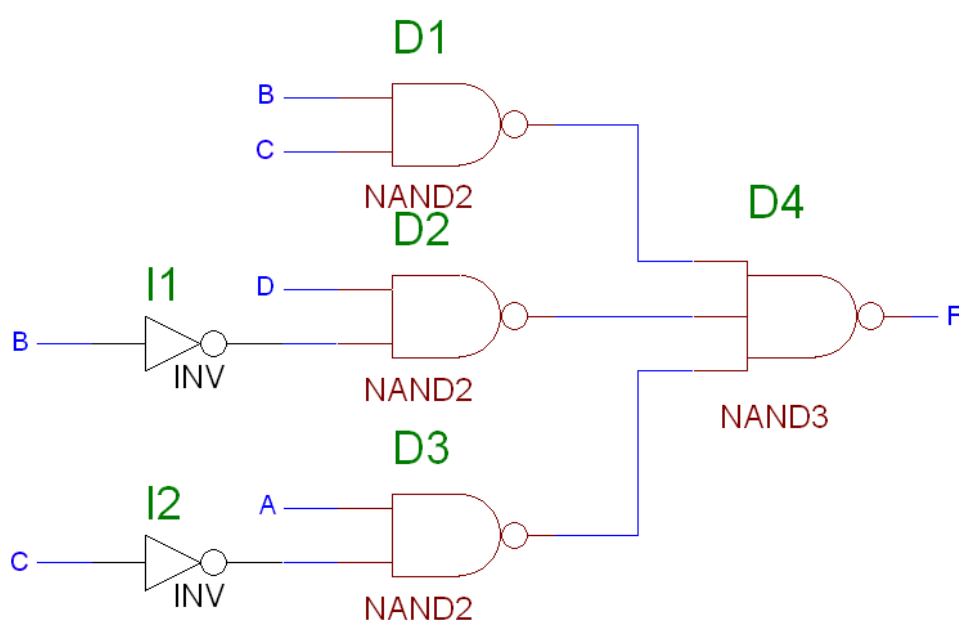
Москва — 2025, осень

$$F(A, B, C, D) = B C + \overline{B} D + A \overline{C}$$

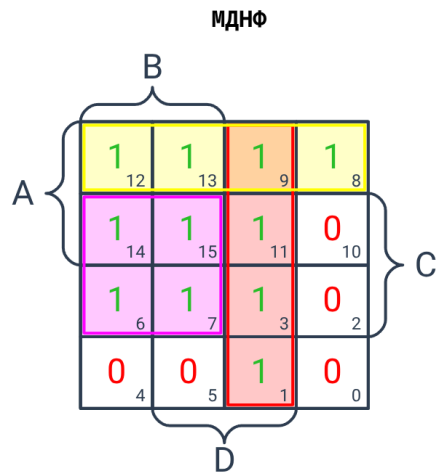
Таблица истинности функции

№	A	B	C	D	F
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

Спроектированная схема по заданной функции



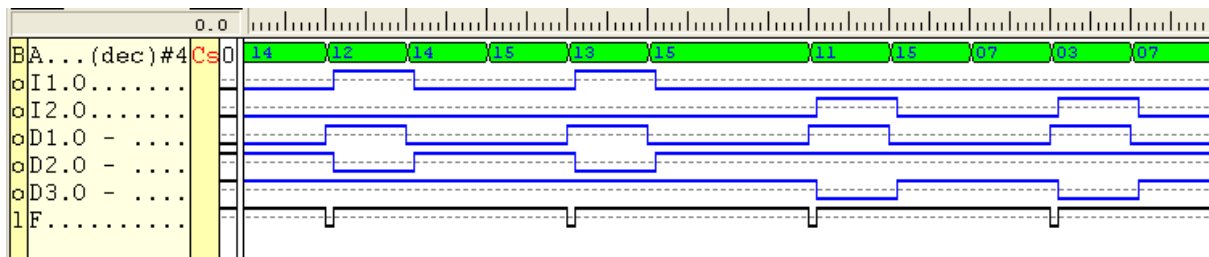
### Диаграмма Вейча заданной функции



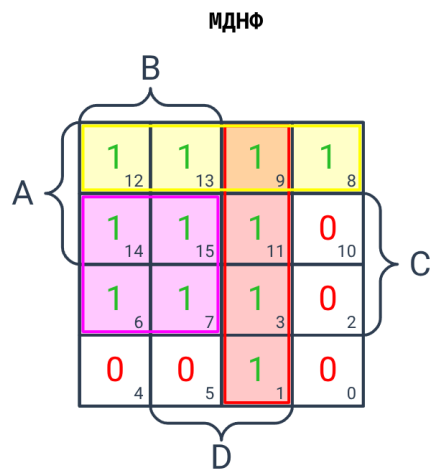
### Статические состязания

№	A	B	C	D	A	B	C	D	№
14	1	1	1	0	1	1	0	0	12
15	1	1	1	1	1	1	0	1	13
15	1	1	1	1	1	0	1	1	11
7	0	1	1	1	0	0	1	1	3

### Временное моделирование статических состязаний

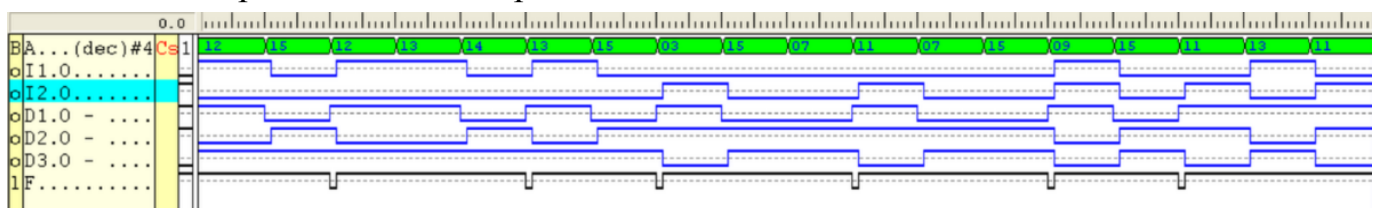


### Логические состязания

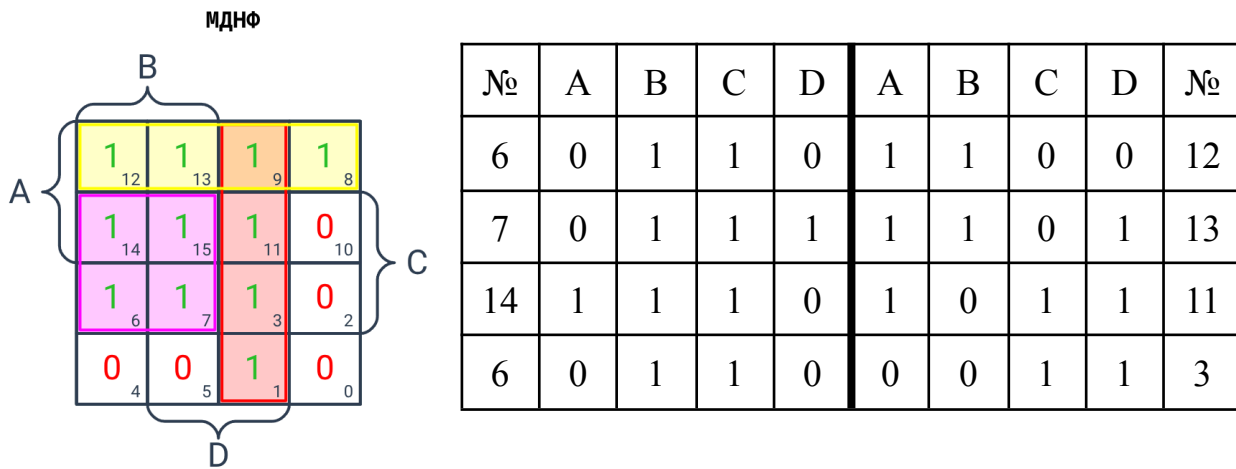


№	A	B	C	D	A	B	C	D	№
12	1	1	0	0	1	1	1	1	15
13	1	1	0	1	1	1	1	0	14
15	1	1	1	1	0	0	1	1	3
7	0	1	1	1	1	0	1	1	11
15	1	1	1	1	1	0	0	1	9
11	1	0	1	1	1	1	0	1	13

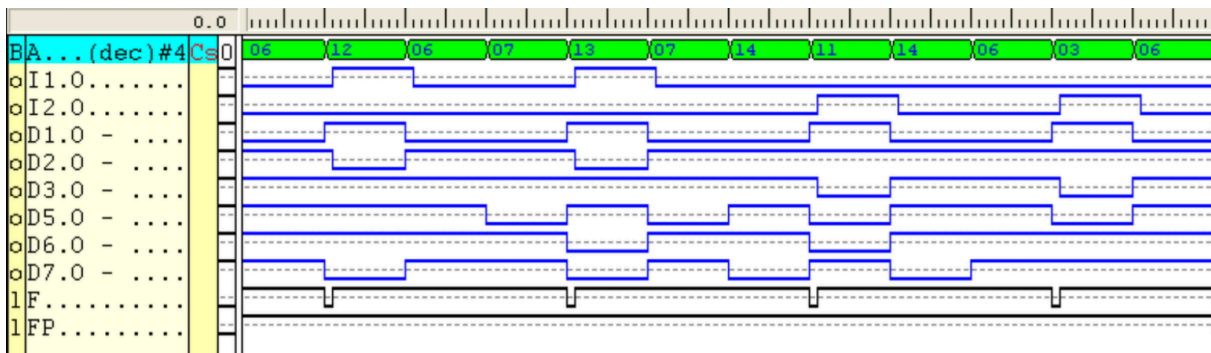
### Временное моделирование логических состязаний



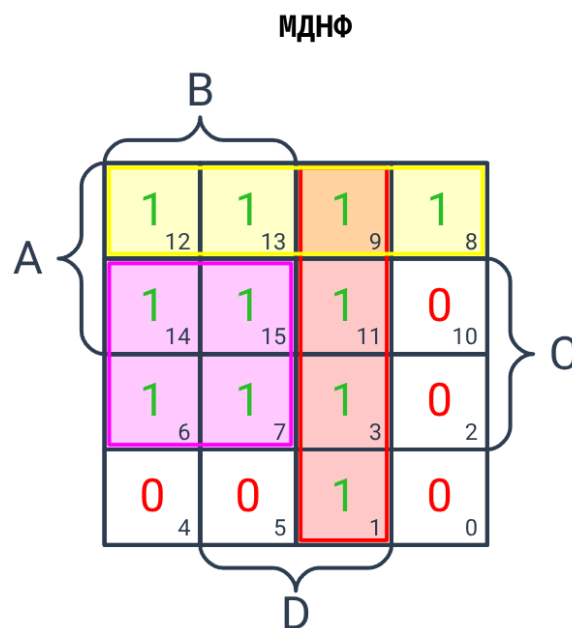
## Функциональные соствязания



## Временное моделирование функциональных соствязаний

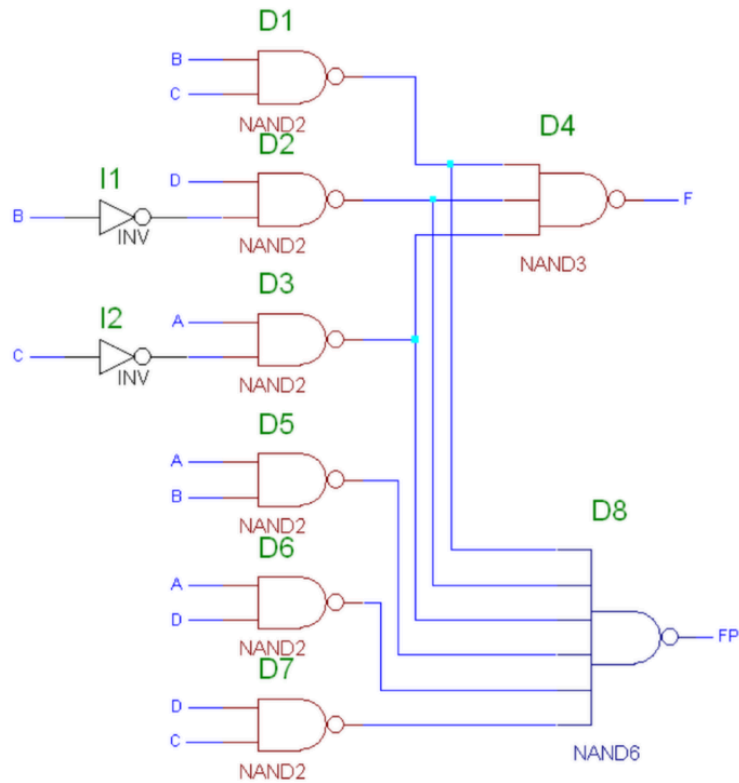


## Синтез схемы, свободной от статических и логических соствязаний

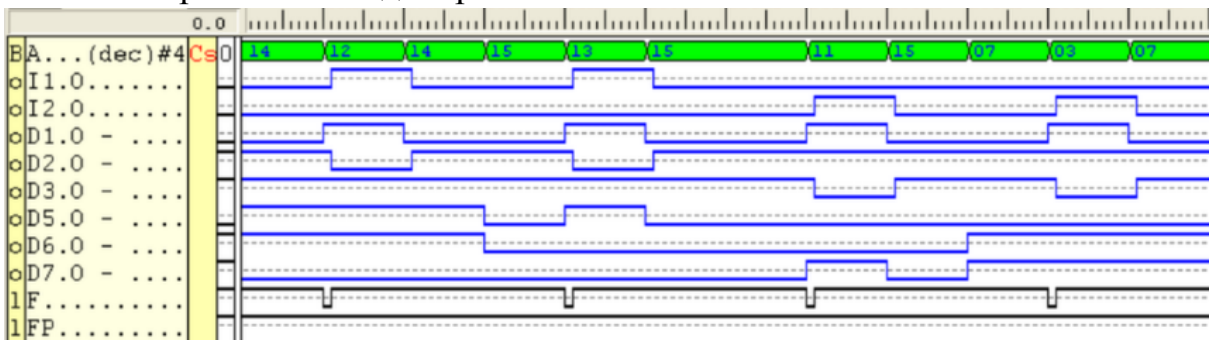


$$F(A, B, C, D) = B C + N B D + A N C + A B + A D + D C$$

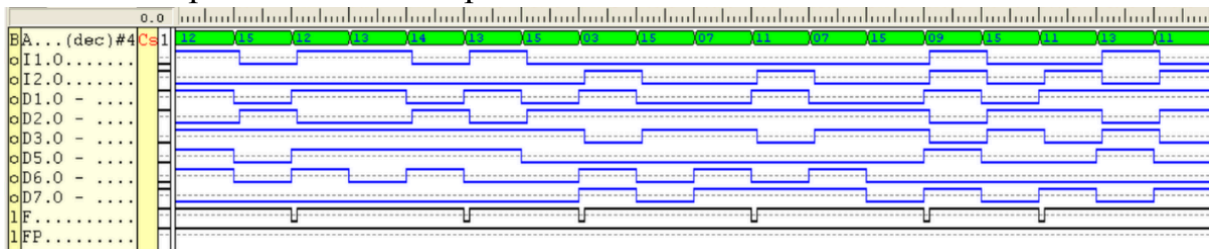
## Спроектированная схема без логических и статических состязаний



### Временное моделирование СТАТИЧЕСКИХ состязаний



### Временное моделирование ЛОГИЧЕСКИХ состязаний



### Функциональное моделирование

